

СПИСОК ВОПРОСОВ

для подготовки к экзамену по курсу
«История ИВТ» («Архитектуры МПС»)
2021-2022 учебный год (2 семестр)

1. Микропроцессорные системы как логический этап развития ИС.
2. Классификация МПС.
3. Компоненты МПС и ее структурная схема.
4. Схема организации МПС. Структура МПС.
5. Семейство МПК фирмы Intel.
6. Архитектура МП Intel 8080.
7. Схема выполнения команд МП Intel 8080.
8. Архитектура МП Intel 8086/8088. Отличия от МП Intel 8080.
9. Примеры конфигураций МПК на базе МП Intel 8086/8088.
10. Схема выполнения команд МП Intel 8086/8088.
11. Математический сопроцессор Intel 8087 - общие сведения.
12. Регистры МП Intel 8086/8088.
13. Регистр флагов МП Intel 8086/8088.
14. Организация памяти и способы адресации в МП Intel 8086/8088. Распределение памяти и инициализация системы.
15. Адресация портов МП Intel 8088.
16. Режимы адресации.
17. Формат команд МП Intel 8086/8088.
18. Работа со стековой памятью.
19. Вызов процедур и передача параметров.
20. Понятие и классификация прерываний (на примере МП Intel 8086/8088).
21. Таблица векторов прерываний МП Intel 8086/8088. Обработка аппаратных прерываний.
22. Таблица векторов прерываний МП Intel 8086/8088. Обработка особых случаев.
23. Таблица векторов прерываний МП Intel 8086/8088. Обработка немаскируемых прерываний.
24. Принципы программирования на языке Ассемблера. Формат команд Ассемблера для МП Intel 8086/8088.
25. Ассемблер. Псевдооператоры.
26. Сегменты. Модель основного программного модуля.
27. Система команд Ассемблера для Intel 8086/8088.
28. Особенности и принципиальная схема МП Intel 80186/80188.
29. МПК Intel 80286. Общие сведения и особенности.
30. Структура МП Intel 80286. Конвейеризация выполнения команд.
31. Регистры МП Intel 80286.
32. Режимы работы МП Intel 80286. Переход из R-режима в P-режим.
33. Селекторы и дескрипторы. Формат дескриптора сегмента.
34. Преобразование виртуальных адресов в физические. Схема процесса адресации.
35. Управление доступом к памяти через механизм привилегий.
36. Организация защиты памяти. Байт доступа.
37. Встроенный механизм защиты памяти в МП Intel 80286.
38. Мультизадачность. Разделение памяти между задачами. Сегмент TSS.
39. Схема переключения задач в мультизадачном режиме.
40. Прерывания и исключения в МП Intel 80286.
41. 32-битные МП. Основные особенности. Сравнительный анализ CISC- и RISC-архитектур МПК.
42. МПК Intel 80386: состав и основные технические характеристики.
43. Структура МП Intel 80386.
44. Архитектура МП Intel 80386.

45. Организация памяти в МП Intel 80386.
46. Управляющие регистры МП Intel 80386.
47. Управление сегментированной памятью МП Intel 80386.
48. Регистры отладки и проверки МП Intel 80386.
49. Режимы работы МП Intel 80386. Режим виртуального процессора Intel 8086.
50. Организация страничного адресного пространства МП Intel 80386.
51. RISC-процессоры. Характерные особенности.
52. МПК Intel 80486: состав и основные технические характеристики. Режимы работы, организация памяти и регистры.
53. Структура МПК Intel 80486. Линейные, логические и физические адреса.
54. Новые типы данных МПК i80486. Правила выбора сегмента по умолчанию. Общий формат команд, префиксы. Конвейер i80486.
55. МП Pentium (P5) фирмы Intel. Отличительные особенности регистров и режимов работы.
56. Архитектура МП Pentium (P5) корпорации Intel. Целочисленные конвейеры.
57. Способы обработки команд и данных: SISD, SIMD, MISD, MIMD
58. Ядра, потоки, процессы, файберы, гипертрейдинг. Модели потоков выполнения. Языки программирования с поддержкой организации потоков выполнения. Типичные характеристики ядра.
59. Уровни кэш-памяти. Разделяемая и индивидуальная кэш-память.
60. Виды архитектур многоядерных процессоров.
61. МП корпорации Intel 6 поколения (P6). Двойная независимая шина. Организация конвейеров в МПК Pentium Pro, Pentium II и Pentium III, их отличительные особенности и архитектурные отличия. Конвейеры архитектуры P6.
62. МП корпорации Intel, изготовленные по MMX-технологии. Концепция MMX-технологии.
63. SSE-технология в МП корпорации Intel.
64. Многопроцессорные системы. МПК Intel Xeon.
65. Экономичные решения. МПК Intel Celeron.
66. Архитектура NetBurst (P7) корпорации Intel. МП Pentium IV и его структура. Трассы. Гиперконвейер. МП Pentium D. Основные достоинства и недостатки архитектуры NetBurst.
67. Многоядерные архитектуры P8: Core/Core Duo/Core Solo.
68. Архитектура IA-64. МП Itanium, Itanium II, Itanium 2 90x0/91x0/93x0/95x0/97x0.Связки и суперсвязки команд.
69. Технологии EPIC и VLIW.
70. Архитектура P9 (Core 2). Поколения микропроцессоров архитектуры Core 2. Ближайшее будущее.
71. Транспьютеры. Язык программирования Оссам.
72. Основная терминология сферы МПК.